

CLIPPEDIMAGE= JP406036904A

PAT-NO: JP406036904A

DOCUMENT-IDENTIFIER: JP 06036904 A

TITLE POSITIVE CHARACTERISTIC THERMISTOR

PUBN-DATE: February 10, 1994

INVENTOR-INFORMATION:

NAME

KUROSHIMA, HIROSHI  
ICHIMORI, TERUMITSU  
SHIKAMA, HIROYUKI  
NAKAYAMA, SUSUMU

INT-CL (IPC): H01C007/02

US-CL-CURRENT: 338/22R

ABSTRACT:

PURPOSE: To manufacture PTC (positive resistance temperature characteristics) having the small nominal load resistance value and apparently narrow conductive area of elements while sustaining the breakdown voltage held by unit elements by a method wherein the laminated unit elements are electrically parallel-connected.

CONSTITUTION: Adjacent inner electrodes 2 electrically connecting to outer electrodes 4 comprising Ag, Ni, Fe, etc., are to form the electrode non-formation parts 3. At this time, the unit elements of PTC thermistor mainly comprising barium titanate are laminated so as to electrically connect to the inner electrodes formed on adjacent electrodes while the outer electrodes 4 parallel-connecting respective unit elements are formed so that the PTC thermistor in the small nominal zero load resistance value having an arbitrary breakdown voltage in narrow conductive area may be manufactured.

COPYRIGHT: (C)1994,JPO&Japio

----- KWIC -----

Current US Cross Reference Classification - CCXR:

338/22R

(19)日本国特許庁(JP)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-36904

(43)公開日 平成6年(1994)2月10日

(51)IntCl.<sup>5</sup>

H01C 7/02

識別記号

片内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平4-188225

(22)出願日 平成4年(1992)7月15日

(71)出願人 000001971

品川白煉瓦株式会社

東京都千代田区大手町2丁目2番1号

(72)発明者 黒島 浩

岡山県岡山市西大寺中3-18-40

(72)発明者 一森 照光

岡山県備前市東片上803

(72)発明者 四竈 浩之

岡山県備前市東片上390

(72)発明者 中山 享

岡山県備前市東片上390

(74)代理人 弁理士 米澤 明 (外7名)

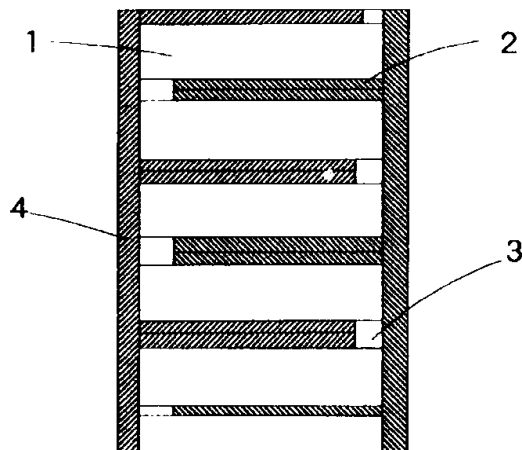
(54)【発明の名称】 正特性サーミスタ

(57)【要約】

【目的】 任意の耐電圧を有する低抵抗の正特性サーミスタを得る。

【構成】 同一の形状および特性の正特性サーミスタの単位素子の隣接する電極を接続するように積層するとともに、各単位素子の電極を電氣的に並列に接続して外部回路へ接続する。

【効果】 高耐電圧で、素子の通電方向の断面積を大きくすることなく低抵抗の正特性サーミスタを得る。



## 【特許請求の範囲】

【請求項1】 正特性サーミスタの両面に電極を形成した単位素子を積層し、隣接する電極を電気的に接続するとともに、各単位素子が電気的に並列に接続されるように各単位素子の両面に形成した電極を外部へ取り出す外部電極を形成したことを特徴とする正特性サーミスタ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、正の抵抗温度特性（以下、PTC特性と略す）を有するサーミスタにおいて、素子の通電部断面積を大きくすることなく公称ゼロ負荷抵抗値を低くし、自由に耐電圧値の設定が可能となる素子構造に関するものである。

## 【0002】

【従来の技術】チタン酸バリウムにY、Laなどの3価の希土類金属元素やSbあるいは、Nb等の5価の遷移金属元素を微量添加し焼成することによりキュリー点以上においてPTC特性を示す事が知られている。本来チタン酸バリウムは絶縁体であり単純に半導体化させたものは、比較的高い抵抗値になってしまう。しかし、最近の利用分野として、過電流防止回路用素子のようなできるだけ低い抵抗値をもった素子が求められている。そこで、原料の高純度化や原料の組成を複雑に変化させたり、焼成を還元雰囲気によって行うなどの方法によって低抵抗化をおこなってきた。

## 【0003】

【発明が解決しようとする課題】しかし、従来技術による方法で得られたPTC素子は、公称ゼロ負荷抵抗値が小さくなるに従い耐電圧値が低下してしまう傾向があった。これは、素子の小型化に際し致命的な問題となる。耐電圧値は一般にV/mmで表されるように素子形状の厚みに関係する。したがって、耐電圧値を大きくするためには、素子形状の厚みを大きくすることとなるが、厚みの増大による抵抗値の増大を招いてしまう。そこで、抵抗値を下げるために通電部断面積、すなわち素子を素子の通電方向に垂直な面で切断した断面積を大きくすることが考えられるが、通電部断面積を大きくすると素子の大型化を招くので、低抵抗で、高耐電圧の素子の小型化には限界がみられた。

【0004】本発明は、従来より使われている組成や焼成条件等を変えることなく、上記問題点を解決できる正特性サーミスタを得るための素子構造の提供を目的としている。

## 【0005】

【課題を解決するための手段】本発明は、チタン酸バリウムを主成分とする同一の形状および特性の正特性サーミスタの単位素子の電極が並列に接続されるように積層するとともに、相互に接続された電極を外部回路へ接続

する電極を形成した高耐圧用低抵抗素子である。サーミスタの単位素子が円盤状である場合には、単位素子の通電面の両面に電極を形成し、相互の電極が電気的に接続されるように積層するとともに、各単位素子を電気的に並列に接続し、素子の通電部断面積を大きくすることなく電気抵抗を低下させるものである。

## 【0006】

【作用】本発明の正特性サーミスタは、単位素子を積層するとともに電気的に並列に接続したので、単位素子の有する耐電圧を保持しつつ公称ゼロ負荷抵抗値が小さく、素子のみかけ上の通電部断面積が小さいPTCサーミスタを得ることができる。

## 【0007】

【実施例】以下、本発明を図面を参照して説明する。

【0008】図1は、電気接続用の電極を形成したサーミスタを示す図である。単位素子はチタン酸バリウムを主成分とした円盤状のPTCサーミスタ単位素子1の両面にPd、Ag、Pd-Ag、Ni、Pt、Auなどからなる内部電極2が形成されている。単位素子の両面の内部電極には、端部に電極非形成部3を設けた。各面の電極非形成部分は、隣接する単位素子の接触面において同一の位置となるように、内部電極の反対の部分に形成されている。

【0009】図2(a)は、サーミスタ単位素子を積層した断面図であるが、隣接する内部電極2は電気的に接続しており、電極非形成部3が形成されており、また内部電極にはAg、Ni-Feなどからなる外部電極4が接続されており、図2(b)に示すような電気回路を有している。

【0010】図3は、本発明の高耐圧用低抵抗素子の外観を示す平面図であり、外部電極にリード線5を接続して樹脂で被覆したものである。

## 【0011】実施例

チタン酸バリウムを主成分とした5枚の円盤状の直径4.5mm、厚さ0.5mmのPTCサーミスタ単位素子1の両面にオーミック性銀電極からなる内部電極2を形成した。それぞれの面の内部電極には、端部より0.5mmの部分に電極非形成部3を設けた。各面の電極の非形成部分は、隣接する単位素子の接触面において同一の位置となるように、各単位素子にはそれぞれ反対の部分に形成した。

【0012】使用した単位素子の電気特性は表1に示す公称ゼロ負荷抵抗値、温度係数、温度を変化させた際の最大の抵抗値と公称ゼロ負荷抵抗値の常用対数の比で表現した析(φ)、および耐電圧を有していた。

## 【0013】

## 【表1】

表1

$\rho_o$ ( $\Omega \cdot \text{cm}$ )	$T_c$ ( $^{\circ}\text{C}$ )	$\alpha$ ( $\% / ^{\circ}\text{C}$ )	$\phi$ ( $\mu\text{m}$ )	耐電圧 ( $\text{V/mm}$ )
8.0	110	12.54	4.41	40

【0014】次いで、図2に示すように隣接する単位素子の電極非形成部を重なり合うように単位素子を積層した後、積層体の両側面の電極非形成部の位置する2カ所に銀ペーストを塗布して、銀ペーストを600℃で熱処理して焼き付けて、内部電極と外部電極との導電接続を形成した。得られた外部電極4にリード線5を接合して、絶縁性耐熱樹脂6で素子の被覆を行った。

【0015】図4には、単位素子と積層した素子の温度に対する抵抗値の変化を対数で示す。本発明による素子は、単位素子の抵抗温度特性を低抵抗側へそのまま移動させたものであり、単位素子を並列に組み合わせたことによる特性曲線の変動は認められなかった。

【0016】また、図5には、単位素子の枚数と素子の抵抗値変化のグラフを示す。

【0017】耐電圧値は、単位素子1枚がもっている値が、そのまま本発明素子の値となるので素子の厚み方向を可変することにより耐電圧値をコントロールできる。このとき厚みにより生じる単位素子の抵抗値上昇は単位素子枚数を増やすことにより解決できるため、素子の通電部のみかけ上の断面積が等しく、公称ゼロ負荷抵抗値が等しい素子において耐電圧値の自由な選択ができる。

【0018】

\*【発明の効果】本発明によれば、チタン酸バリウムを主成分とする正特性サーミスタの単位素子を積層して隣接する単位電極に形成した内部電極を電気的に接続するとともに、各単位素子を並列接続する外部電極を形成し、任意の耐電圧値を有する公称ゼロ負荷抵抗値が小さく、通電面積が小さいPTCサーミスタが得られる。

【図面の簡単な説明】

【図1】電気接続用の電極を形成したサーミスタを示す図である。

【図2】サーミスタ単位素子を積層した断面図および電気回路を示す図である。

【図3】本発明の高耐圧用低抵抗素子の外観を示す平面図である。

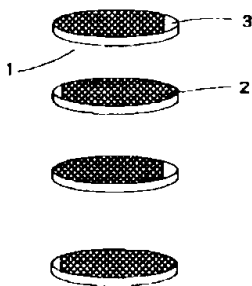
20 【図4】単位素子と積層した素子の温度に対する抵抗値の変化を示す図である。

【図5】積層した単位素子の数と抵抗値変化を説明する図である。

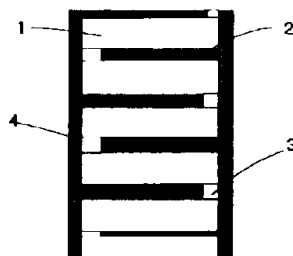
【符号の説明】

1…PTCサーミスタ単位素子、2…内部電極、3…電極非形成部、4…外部電極、5…リード線、6…絶縁性耐熱樹脂

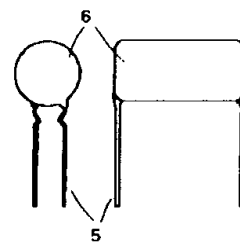
【図1】



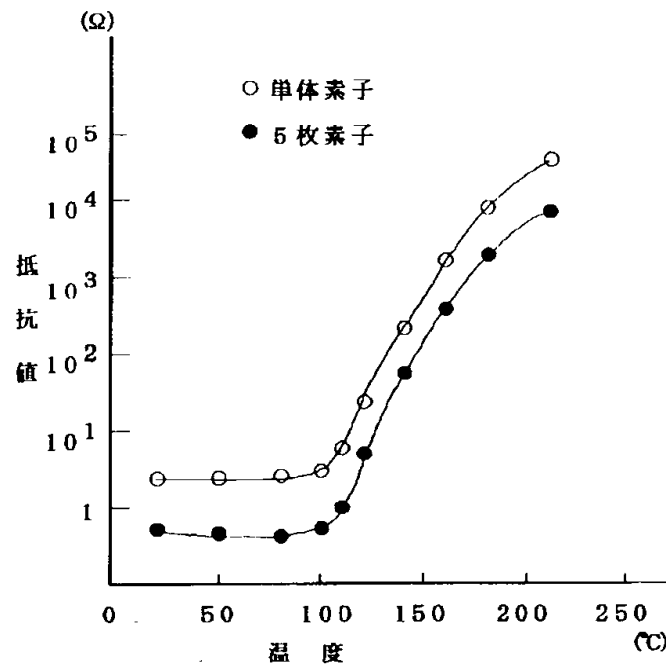
【図2】



【図3】



【図4】



【図5】

